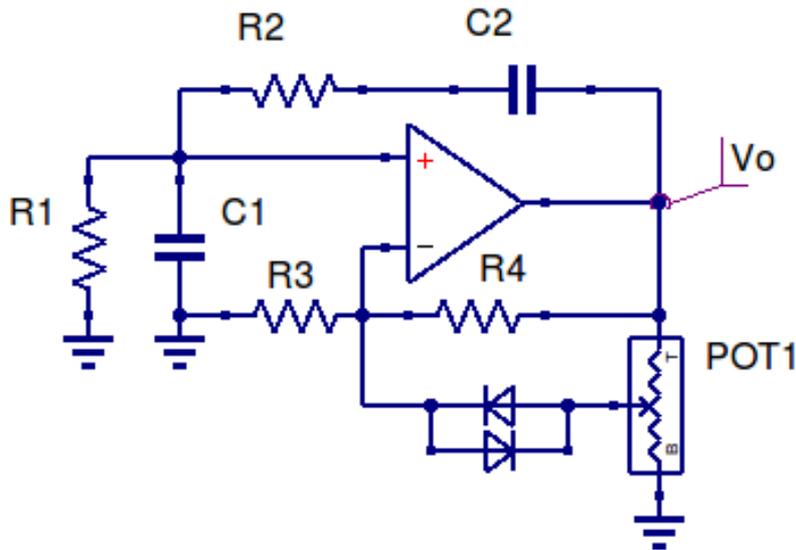


Osciladores Senoidais

□ Ponte de Wein:

- Frequência definida por resistores e capacitores
- Estabilização de amplitude com diodos e potenciômetro
- AMPOP: $BW \geq 10 f_{osc}$



$$f_{osc} = \frac{1}{2\pi RC}$$

$$R = R1 = R2 \geq 1 \text{ k}\Omega$$

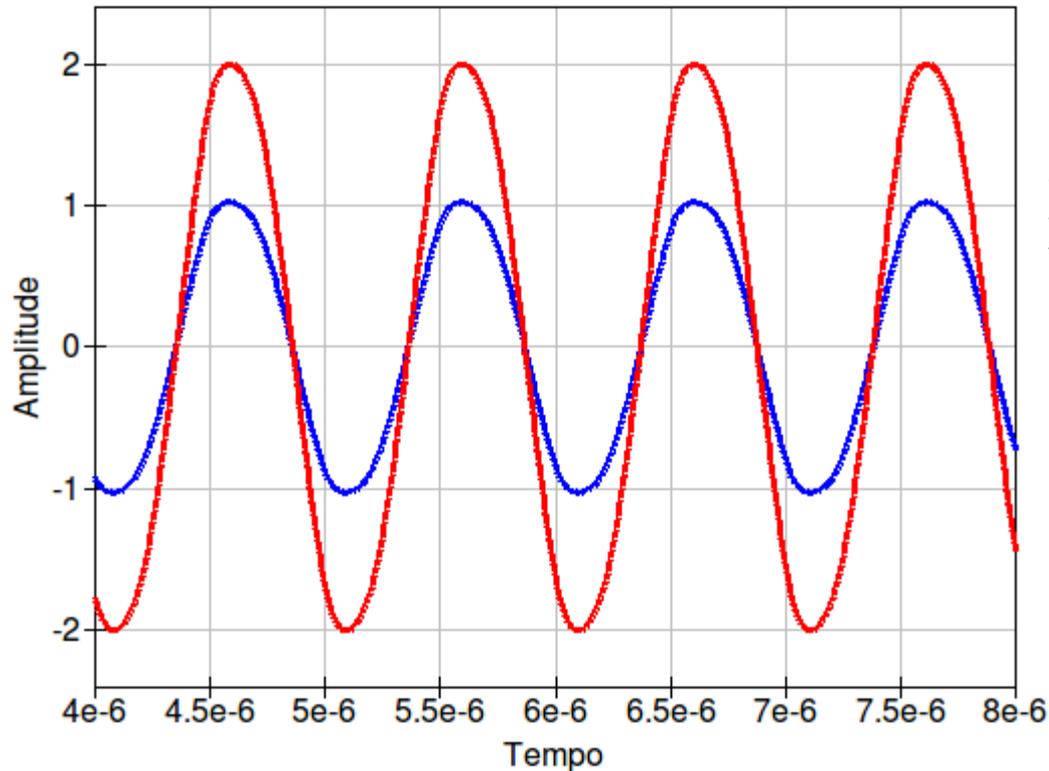
$$C = C1 = C2 \geq 100 \text{ pF}$$

$$R4 = 2,2 R3$$

$$POT1 = 10 \text{ k}\Omega$$

Osciladores Senoidais

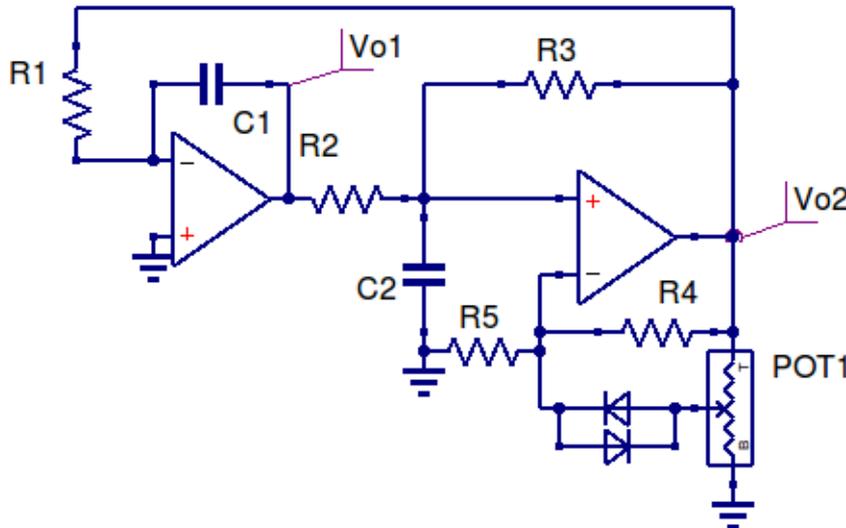
- Ponte de Wein:
- Análise temporal:



Amplitude variável
pelo potenciômetro

Osciladores Senoidais

- Oscilador em quadratura:
 - Duas saídas defasadas de 90° (seno e cosseno)
 - Frequência definida por resistores e capacitores
 - Estabilização de amplitude com diodos e potenciômetro
 - AMPOP: $BW \geq 5 f_{osc}$



$$f_{osc} = \frac{1}{2\pi RC}$$

$$R = R1 = \frac{R2}{2} = \frac{R3}{2} \geq 1 k\Omega$$

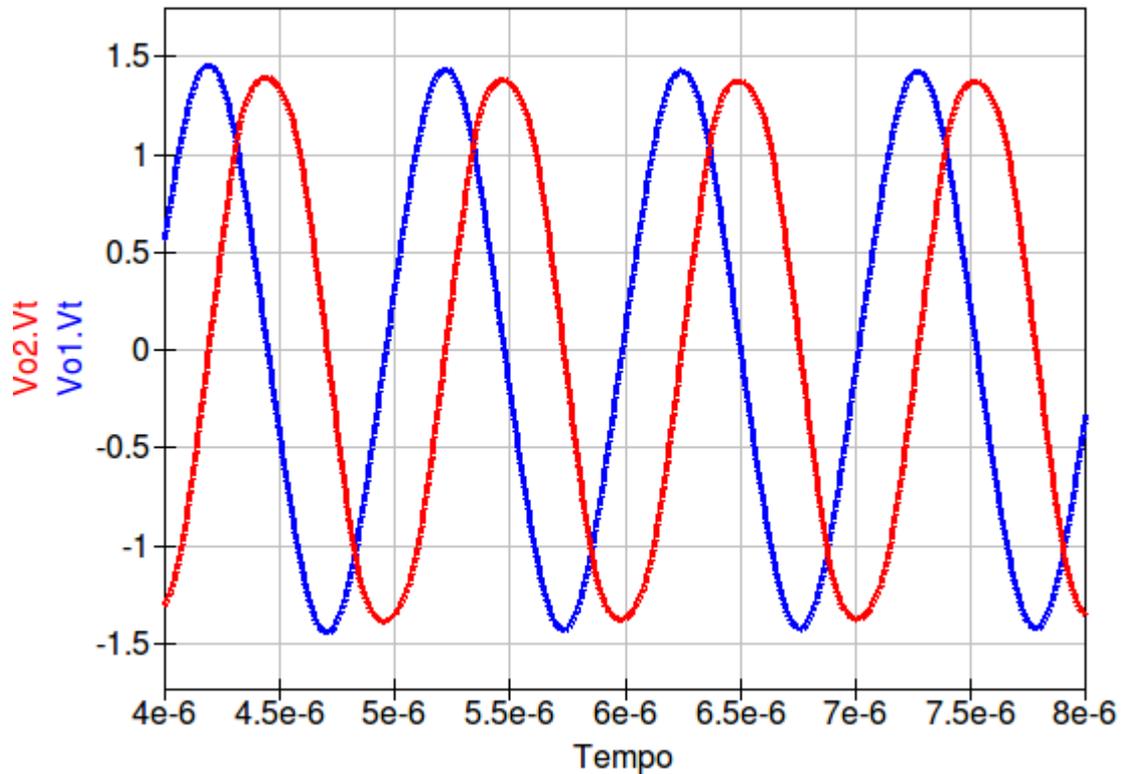
$$C = C1 = C2 \geq 100 pF$$

$$R4 = 1,1 R5$$

$$POT1 = 10 k\Omega$$

Osciladores Senoidais

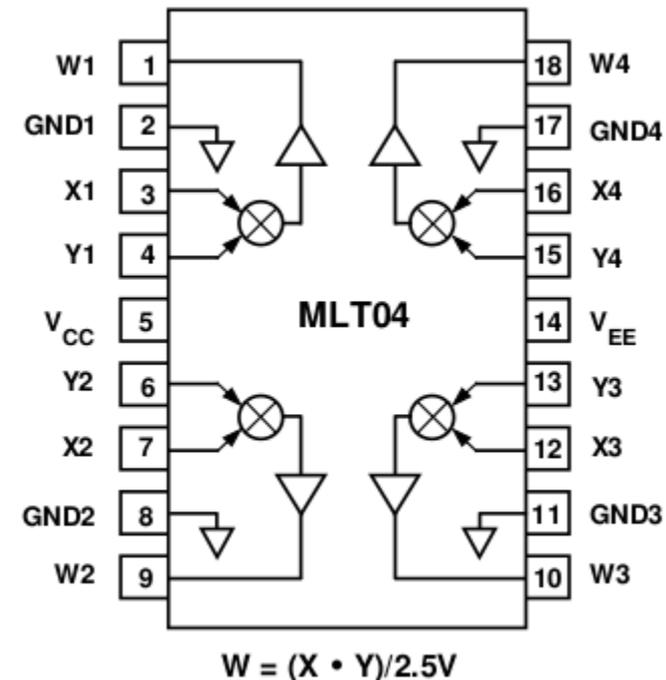
- Oscilador em quadratura:
 - Análise temporal:



Duas saídas defasadas de 90°

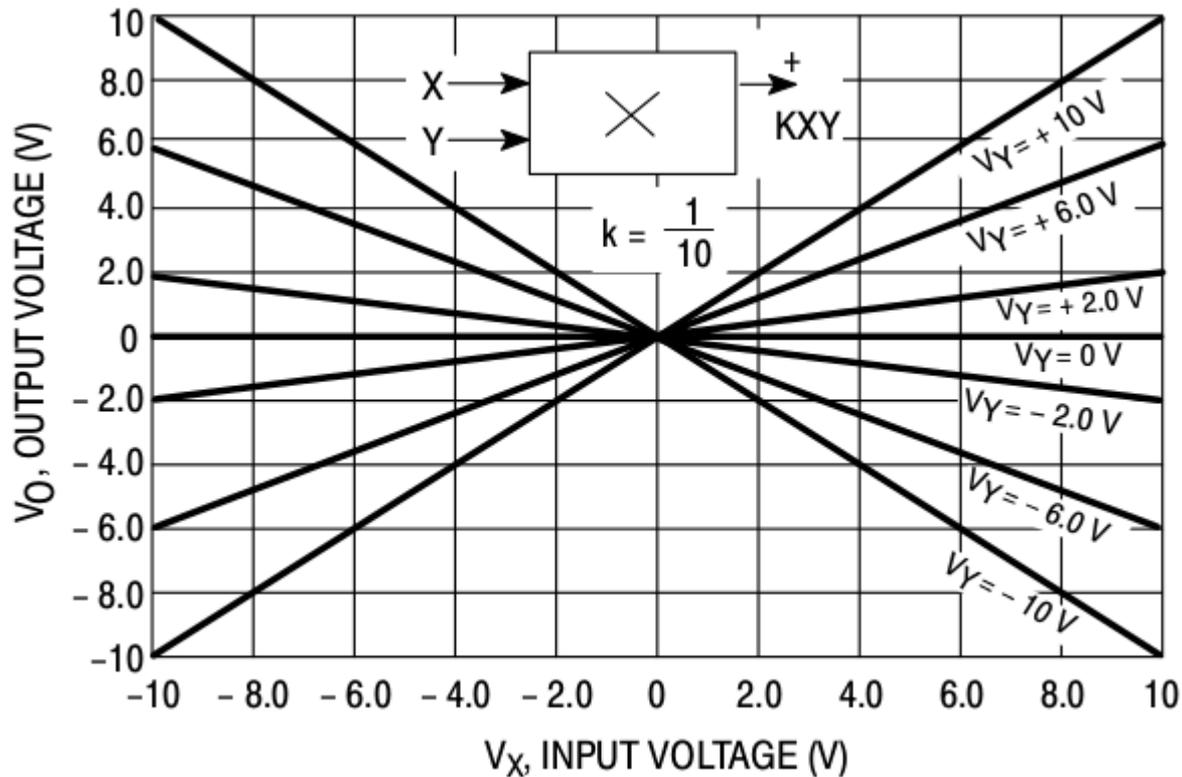
Multiplicador de sinais

- ❑ Multiplicador de tensões:
 - ❑ Circuitos baseados em amplificadores logarítmicos e exponenciais
 - ❑ Possuem duas ou mais entradas
 - ❑ Podem ser de 1, 2 ou 4 quadrantes
 - ❑ Circuitos comerciais:
 - ❑ MLT04, AD633, AD734, AD539, AD835
 - ❑ MC1494, MC1495
 - ❑ MPY634



Multiplicador de sinais

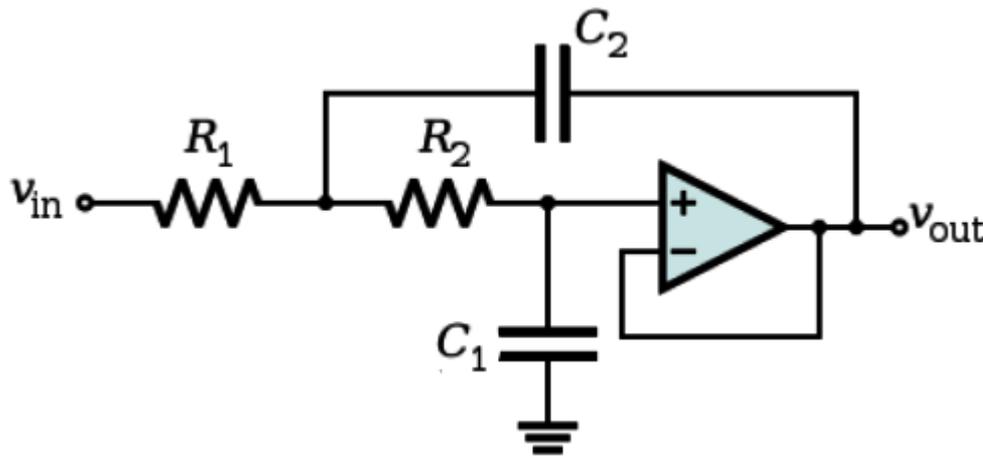
- Multiplicador de tensões:
 - Curvas de transferência



Filtros

□ Filtro passa-baixas:

- AMPOP, capacitores e resistores
- Topologia Salen-Key: 2 ordens /AMPOP
- Podem ser cascateados para aumentar a ordem



Frequência de corte:

$$f_c = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}}$$

Fator de qualidade:

$$Q = \frac{1}{2\pi f_c C_1 (R_1 + R_2)}$$

Filtros

□ Filtro passa-baixas:

□ Fator de qualidade Q determina o formato da resposta do filtro:

□ Bessel: $Q=0,5$

□ Butterworth: $Q=0,707$

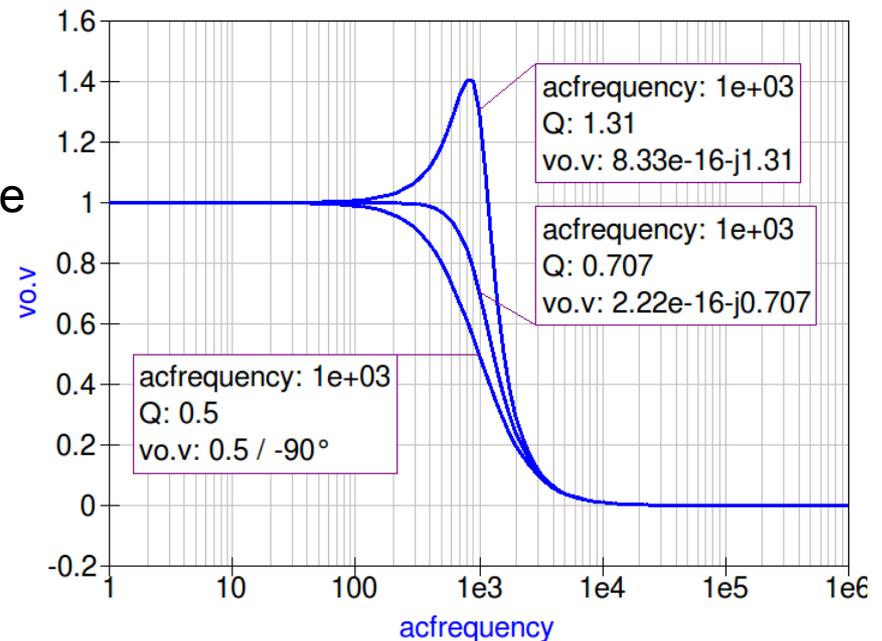
□ Chebyshev: $Q>0,707$

□ Projeto:

□ Definir a frequência de corte e o fator de qualidade

□ Fazer $R1=R2$

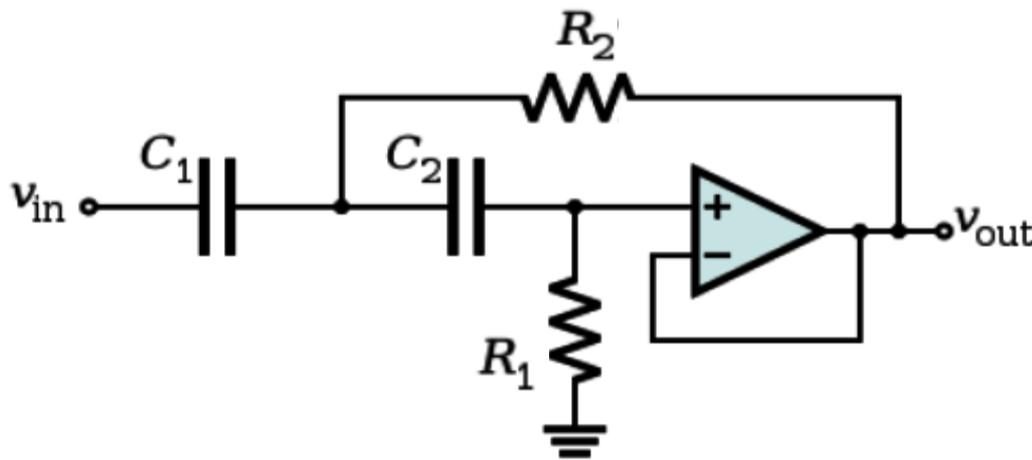
□ Calcular C1 e C2



Filtros

▣ Filtro passa-altas:

- ▣ AMPOP, capacitores e resistores
- ▣ Topologia Salen-Key: 2 ordens /AMPOP
- ▣ Podem ser cascateados para aumentar a ordem ou realizar passa-faixa



Frequência de corte:

$$f_c = \frac{1}{2\pi\sqrt{R_1 R_2 C_1 C_2}}$$

Fator de qualidade:

$$Q = \frac{1}{2\pi f_c R_2 (C_1 + C_2)}$$

Filtros

□ Filtro passa-baixas:

□ Fator de qualidade Q determina o formato da resposta do filtro:

□ Bessel: $Q=0,5$

□ Butterworth: $Q=0,707$

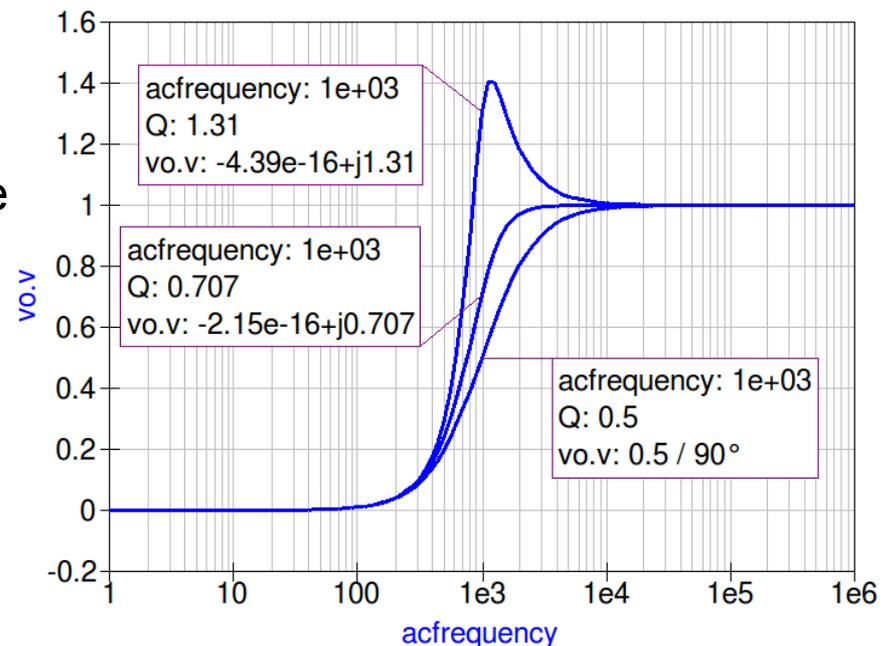
□ Chebyshev: $Q>0,707$

□ Projeto:

□ Definir a frequência de corte e o fator de qualidade

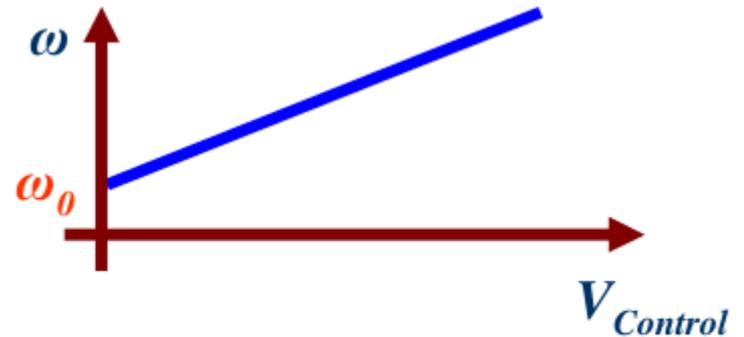
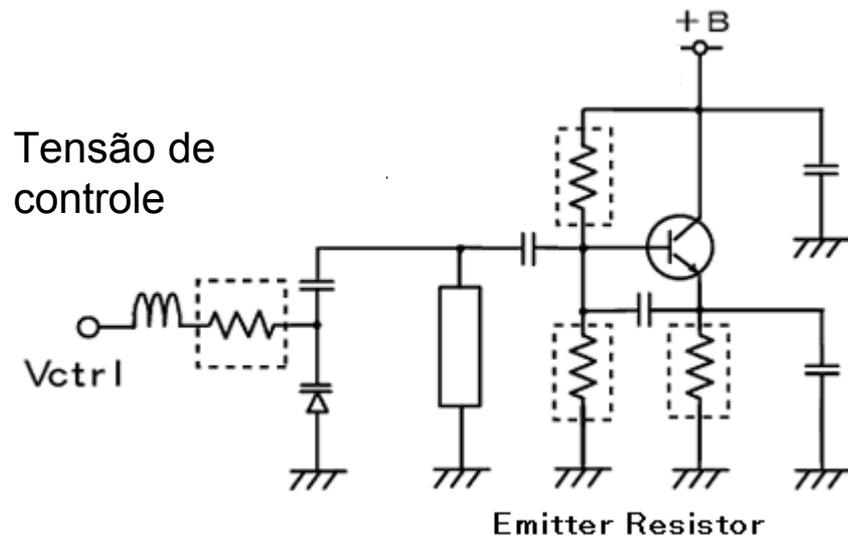
□ Fazer $C1=C2$

□ Calcular $R1$ e $R2$



VCO (Oscilador controlado por tensão)

- ▣ Oscilador controlado por tensão
 - ▣ Tensão DC controla a frequência de oscilação
 - ▣ Baseado em capacitores ou resistores variáveis com tensão
 - ▣ São a base dos circuitos PLLs



$$\omega = \omega_0 + K_{VCO} V_{Control}$$

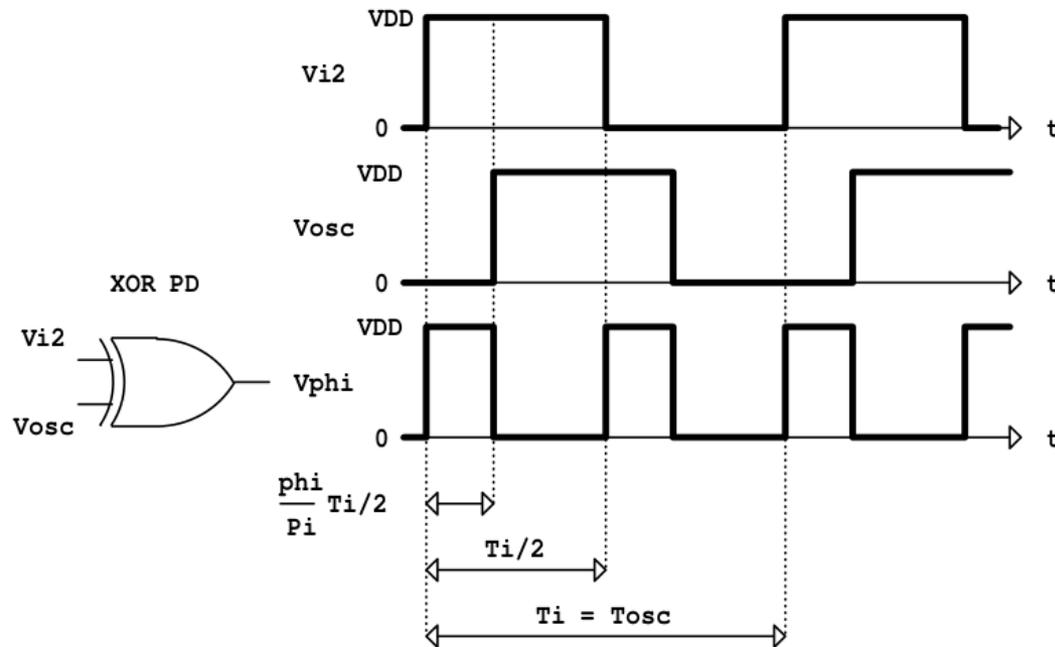
Detetor de fase

- Detetor de fase
 - Compara dois sinais alternados e fornece uma saída proporcional à diferença de fase/frequência
 - Sinal de saída é filtrado (passa-baixas) e pode ser usado para realimentação
 - Tipos:
 - Multiplicador de tensões
 - Porta lógica XOR
 - Circuitos digitais sequenciais

Detetor de fase

Detetor de fase com XOR

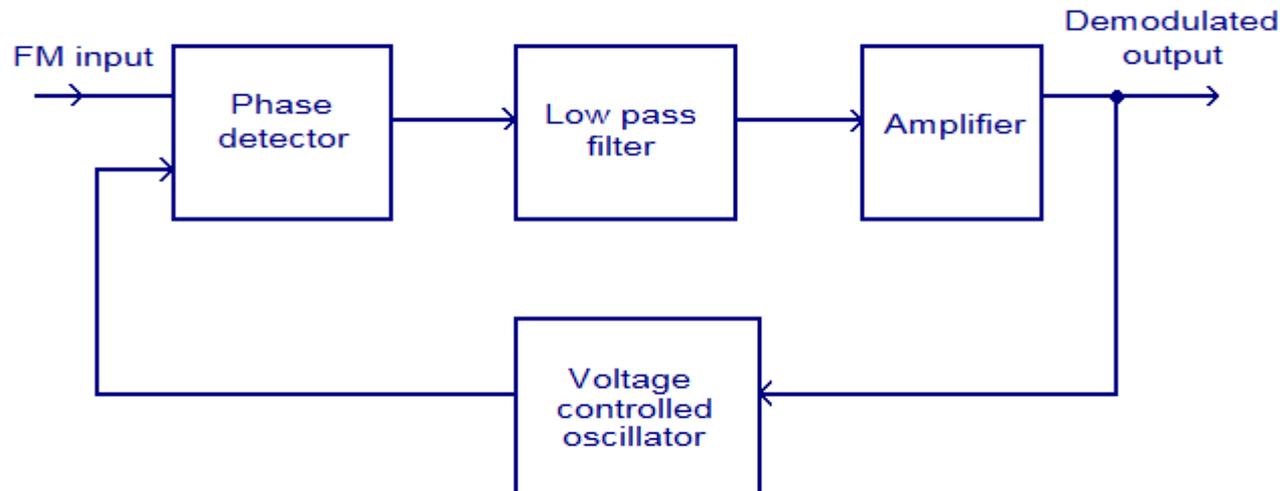
- Frequência resultante é o dobro
- Filtro passa baixas remove a componente alternada
- A fase entre V_i e V_{osc} fica em torno de 90°



PLL (Phase Locked Loop)

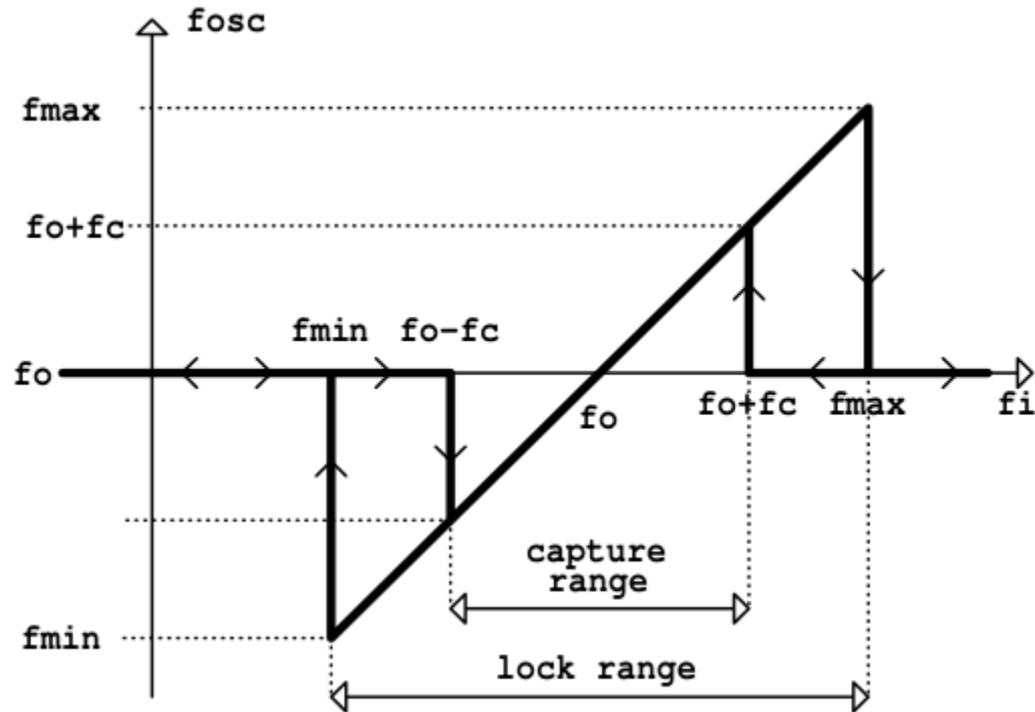
□ PLL

- Circuito que mantém um VCO sincronizado em frequência e fase com um sinal de referência
- Detector de fase compara fase e frequência de entrada com o VCO interno
- Tensão do detector de fase é usada na realimentação do VCO



PLL (Phase Locked Loop)

- f_{\min} e f_{\max} : frequências mínima e máxima do oscilador controlado por tensão
- Faixa de captura: faixa de frequência em que o VCO é capaz de sincronizar com um sinal de entrada
- Faixa de bloqueio (lock range): faixa de frequência em que o VCO é capaz de se manter uma vez sincronizado



PLL (Phase Locked Loop)

- Circuitos PLL comerciais:
 - CD4046/74HC4046
 - CD74HC297
 - 74HCT9046